

DIALOG(R)File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

009040891 **Image available**

WPI Acc No: 1992-168249/199221

XRPX Acc No: N92-126803

Assembling multi-layer package for semiconductor device - using plastic moulded package with internal cavity in which die is placed and bonded and which is sealed with lid

Patent Assignee: GOLDSTAR ELECTRON CO LTD (GLDS); GOLD STAR ELECTRON CO LTD (GLDS)

Inventor: KO J S

Number of Countries: 004 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
DE 4135189	A	19920514	DE 4135189	A	19911024	199221 B
US 5200367	A	19930406	US 91787484	A	19911106	199316
JP 5291426	A	19931105	JP 91297355	A	19911113	199349
KR 9402444	B1	19940324	KR 9018359	A	19901113	199602

Priority Applications (No Type Date): KR 9018359 A 19901113

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

DE 4135189	A	12		H01L-021/50	
------------	---	----	--	-------------	--

US 5200367	A	11		H01L-021/60	
------------	---	----	--	-------------	--

JP 5291426	A			H01L-023/08	
------------	---	--	--	-------------	--

KR 9402444	B1			H01L-023/04	
------------	----	--	--	-------------	--

Abstract (Basic): DE 4135189 A

The leadframe is stiffened by spraying plastic over a part of the leadfingers which will later be embedded in the moulding cpd (EMC). A package (28) with a cavity is formed by a second moulding process in which parts of the leadfingers (24) are embedded.

The die is attached to the die-paddle (22) and wirebonded to the free inner ends of the leadfingers (24b), and the cavity is then sealed using a lid. The dambars are removed and the external leads formed.

ADVANTAGE - Package is inexpensive to mfr. because of low cost of materials compared with ceramic packages. Assembly process is simplified. Reject level in assembly is reduced because stiffening of leadframe keeps fingers at constant distance and chip- and wire-bonding is carried out after package is formed.

Dwg.3c/3f

Abstract (Equivalent): US 5200367 A

The method for assembling multilayer packages of semiconductor elements involves primarily moulding inner leads of a lead frame, secondarily moulding the inner leads to form a desired package, and performing in turn die bonding, wire bonding, trimming and forming processes.

The double moulding process is performed by using an inexpensive moulding compound, thus obtaining packages having a structure equivalent to that of expensive ceramic packages. Accordingly the manufacture cost of packages is inexpensive and the assembling process is simplified.

ADVANTAGE - Simplified assembly processf

Dwg.3f/3

Title Terms: ASSEMBLE; MULTI; LAYER; PACKAGE; SEMICONDUCTOR; DEVICE;

PLASTIC; MOULD; PACKAGE; INTERNAL; CAVITY; DIE; PLACE; BOND; SEAL; LID

Derwent Class: U11

International Patent Class (Main): H01L-021/50; H01L-021/60; H01L-023/04;
H01L-023/08

International Patent Class (Additional): H01L-021/52; H01L-021/56

File Segment: EPI

Manual Codes (EPI/S-X): U11-D01A1; U11-D03A1A; U11-E02A2

?



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Offenlegungsschrift
⑩ DE 41 35 189 A 1

⑤1 Int. Cl.⁵:
H 01 L 21/50
H 01 L 21/52
H 01 L 21/60

②1 Aktenzeichen: P 41 35 189.4
②2 Anmeldetag: 24. 10. 91
④3 Offenlegungstag: 14. 5. 92

DE 41 35 189 A 1

③0 Unionspriorität: ③2 ③3 ③1
13.11.90 KR 18359/90

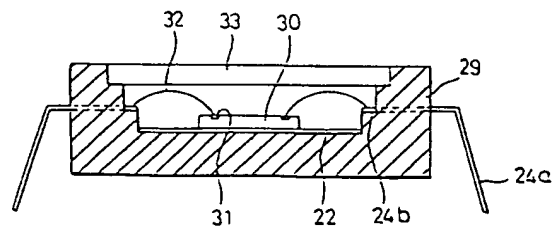
⑦1 Anmelder:
Gold Star Electron Co., Ltd., Chung Cheong Buk, KR

⑦4 Vertreter:
Müller, H., Dipl.-Ing., 8000 München; Schupfner, G.,
Dipl.-Chem. Dr.phil.nat., 2110 Buchholz; Gauger, H.,
Dipl.-Ing., Pat.-Anwälte, 8000 München

⑦2 Erfinder:
Ko, Jun Soo, Soeul/Soul, KR

⑤4 Verfahren zur Montage des Gehäuses eines Halbleiter-Bauelements

⑤7 Verfahren zur Montage von Mehrschicht-Gehäusen von Halbleiter-Bauelementen unter Doppelumgießen der Mehrschichtstruktur. Das Verfahren umfaßt folgende Schritte: Erstumgießen von inneren Zuleitungen eines Leiterrahmens, Zweitumgießen der inneren Zuleitungen unter Bildung eines gewünschten Gehäuses und Durchführen der Vorgänge Chipbonden, Drahtbonden, Zurichten und Umformen. Der Doppelumgießvorgang wird unter Einsatz einer billigen Gießmasse durchgeführt, so daß Gehäuse erhalten werden, deren Aufbau demjenigen von teuren Keramikgehäusen äquivalent ist. Somit sind die Herstellungskosten der Gehäuse niedrig, und der Montagevorgang ist vereinfacht.



DE 41 35 189 A 1

Beschreibung

Die Erfindung betrifft ein Verfahren zur Montage von Gehäusen von Halbleiter-Bauelementen.

Im allgemeinen unterteilt man Gehäuse von Halbleiter-Bauelementen in Kunststoff- und Keramikgehäuse.

Es soll zuerst ein Verfahren zur Montage eines Kunststoffgehäuses in Verbindung mit den Fig. 1a – 1e beschrieben werden.

Ein Wafer 1, das zum Eindiffundieren von Elektroden vorbereitet ist, wird zertrennt und in Chips 2 unterteilt, wie Fig. 1a zeigt. Das Zertrennen umfaßt ein chemisches Verfahren unter Anwendung von Essig- oder Fluoressigsäure und ein Ritzverfahren unter Anwendung eines Diamantschneiders.

Dann wird ein Chip-Bondvorgang durchgeführt, um den Chip 2 auf einem Paddel bzw. einer Kontaktfläche 4 eines vorher hergestellten Leiterrahmens 3 zu befestigen. Dabei wird der Chip 2 auch als Pellet bezeichnet, während das Chip-Bonden als Pellet-Bonden oder Pellet-Befestigen bezeichnet wird. Das Paddel 4 wird auch als Steg bezeichnet.

In der Zeichnung sind mit 5 Arretierlöcher, mit 6 Abstandshalter, mit 7 Seitenschienen, mit 8 Stützstege und mit 9 Zuleitungen bezeichnet.

Jede Zuleitung 9 umfaßt eine innere Zuleitung 9a und eine äußere Zuleitung 9b.

Zum Chip-Bonden kann ein eutektisches Legierungsverfahren angewandt werden, das nachstehend beschrieben wird.

Zuerst wird die Kontaktfläche 4 mit einer dünnen Gold-Antimon-Legierung beschichtet. Wenn der Chip 2 auf die Gold-Antimon-Legierungsschicht aufgelegt ist, wird das Paddel 4 aufgeheizt. Durch diese Wärmebehandlung wird die Gold-Antimon-Legierung eutektisch mit dem Siliciummaterial des Chips 2 verschweißt. Die Aufheiztemperatur beträgt ca. 300–400°C, ist allerdings in Abhängigkeit von der Art der eingesetzten Lötmaterialien veränderlich. Um eine Oxidierung des Chips 2 oder des Paddels 4 infolge der genannten hohen Temperatur zu vermeiden, wird die Wärmebehandlung im allgemeinen in einer Schutzgasatmosphäre, z. B. unter Stickstoff, ausgeführt.

Im übrigen kann ein Verfahren angewandt werden, bei dem ein leitfähiger Klebstoff auf Epoxidbasis eingesetzt wird, oder es kann ein Lötverfahren unter Anwendung eines konventionellen Pb-Sn-Lots oder ein Glasverfahren angewandt werden. Bei dem Glasverfahren wird Lötglas auf einem Substrat angeordnet und bei ca. 500–600°C zum Schmelzen gebracht. Auf das geschmolzene Lötglas wird ein keramisches Chipgehäuse kompressionsgebondet.

Danach wird ein Drahtbondverfahren durchgeführt, bei dem Bondinseln 10 mit inneren Zuleitungen 9a des Leiterrahmens 3 durch Drähte 11 verbunden werden. Im allgemeinen ist das Material der verwendeten Drähte Aluminium oder Gold. Als Drahtbondverfahren kann ein Thermokompressionsbondverfahren, ein Ultraschall-, ein Löt-, ein Laser- oder ein Elektronenstrahlverfahren angewandt werden. Hinsichtlich der praktischen Durchführbarkeit werden das Thermokompressionsbonds und das Ultraschallbonds bevorzugt.

Die obige Beschreibung bezieht sich auf ein Fließbandfertigungsverfahren für Gehäuse. Nachstehend wird ein Hinterboden-Verfahren (back-end process) beschrieben.

Der Leiterrahmen 3, auf den der Chip 2 und Drähte 11 gebondet sind, wird in einer Spritzgießform 12 (Fig. 1d)

angeordnet. Dann wird zum Umgießen Epoxidgießmasse in die Form 12 geleitet. Gemäß Fig. 1e wird dann ein Zurichtvorgang durchgeführt, um Abstandshalter 6 zu durchtrennen, die zur Unterhaltung eines gleichmäßigen Abstands zwischen benachbarten Zuleitungen 9 des Leiterrahmens 3 vorgesehen sind. Dann wird ein Umformvorgang durchgeführt, bei dem die äußeren Zuleitungen 9b eine vorbestimmte Form erhalten, wie Fig. 1f zeigt. Durch den Umformvorgang erhalten die äußeren Zuleitungen 9b Mövenflügel- oder J-Form.

Fig. 1g zeigt ein schließlich erhaltenes Kunststoffgehäuse.

Nachstehend wird unter Bezugnahme auf die Fig. 2a – 2d ein Verfahren zur Montage eines Keramikgehäuses erläutert.

Im Hinblick auf ihren Aufbau sind Keramikgehäuse im wesentlichen in Dual-in-line-Gehäuse aus Keramik und Mehrschichtgehäuse unterteilt.

Im vorliegenden Fall wird das Verfahren nur in Verbindung mit der Montage eines Mehrschicht-Keramikgehäuses beschrieben.

Zuerst werden mehrere Flächenkörper bzw. Folien hergestellt unter Einsatz eines Pulvers, das durch Vermischen einer Al_2O_3 -Verbindung mit bestimmten Zusatzstoffen erhalten wird. Auf den jeweiligen Flächenkörpern werden Strukturen gebildet, die in entsprechenden Schichten eines herzustellenden Gehäuses verwendet werden sollen. Gemeinsam mit einem vorher präparierten Leiterrahmen werden die Flächenkörper übereinander angeordnet unter Bildung eines Gehäuses 13 gewünschter Form (Fig. 2a). Das so gebildete Gehäuse 13 wird insgesamt gebrannt oder gesintert.

Das Keramikgehäuse 13 von Fig. 2a hat einen Aufbau mit drei Schichten, und zwar einer unteren Schicht 14, einer mittleren Schicht 15 und einer oberen Schicht 16. Selbstverständlich kann das Keramikgehäuse 13 auch mehr Schichten aufweisen.

Bei der Bildung von Strukturen auf jeweiligen Schichten werden auch metallische Kontaktflächen von Leitern gebildet, die durch Drahtbonden mit Bondinseln eines Chips verbunden werden.

Die weiteren Vorgänge sind die gleichen wie bei der Montage des Kunststoffgehäuses.

Dabei wird das Drahtbonden durchgeführt, bei dem ein Chip 17 auf einer Kontaktfläche des Leiterrahmens (nicht gezeigt) befestigt wird, wie Fig. 2b zeigt. Dann wird jeder Draht 18 an seinen beiden Enden durch Bonden mit dem Chip und der entsprechenden Zuleitung kontaktiert, so daß sie miteinander verbunden sind, wie Fig. 2c zeigt. Um den offenen Teil des Gehäuses 13 abzudecken, wird dann eine Glasschicht 19 gebildet, wie Fig. 2d zeigt.

Wenn das so erhaltene Gehäuse nicht zur Herstellung eines optischen Bauelements verwendet wird, kann anstelle der Glasschicht 19 eine Metallschicht gebildet werden. In dieser Hinsicht ist zu sagen, daß Keramikgehäuse hauptsächlich bei der Herstellung von mit Lichtempfang arbeitenden ladungsgekoppelten Bauelementen (CCDs) eingesetzt werden.

Dann werden Zuleitungen 20 an vorstimmten Stellen auf beiden Seiten des Gehäuses 13 befestigt, wie Fig. 2e zeigt.

Fig. 2f zeigt den Aufbau des fertigen, stufenförmig ausgebildeten Gehäuses.

Das oben beschriebene konventionelle Verfahren weist jedoch folgende Nachteile auf:

Erstens sind zwar die Herstellungskosten der Kunststoffgehäuse durch die Verwendung von billigen Werk-

stoffen niedrig, aber das Herstellungsverfahren ist aufwendig. Bei der Durchführung eines Formvorgangs nach dem Drahtbonden können Drähte verbogen werden. Dadurch wird die Ausschußrate erhöht.

Zweitens werden zwar Keramikgehäuse mit Vorteil verwendet, wenn hohe Präzision verlangt ist, aber bei der Herstellung werden das Chip- und Drahtbonden nach dem Spritzgießen der Gehäuse durchgeführt, so daß die Herstellungskosten hoch sind.

Aufgabe der Erfindung ist daher die Überwindung der vorgenannten Nachteile des Standes der Technik durch Bereitstellung eines Verfahrens zur Montage von Gehäusen von Halbleiter-Bauelementen, wobei ein Zweifachgießverfahren angewandt wird, wodurch der Montagevorgang vereinfacht wird und die Herstellungskosten gesenkt werden.

Diese Aufgabe wird gemäß der Erfindung gelöst durch ein Verfahren zur Montage eines Gehäuses eines Halbleiter-Bauelements, das folgende Schritte aufweist: Umgießen von inneren Zuleitungen eines vorher bereitgestellten Leiterraumens zur Herstellung jedes Gehäuses mit Ausnahme des Teils der inneren Zuleitungen, der drahtzubonden ist, um die inneren Zuleitungen in einem bestimmten Zustand zu halten; Umgießen der inneren Zuleitungen unter Anwendung einer Gießform zur Bildung eines stufenförmigen Gehäuses, wobei die restlichen inneren Zuleitungen an der Gehäuseoberfläche freiliegen und der obere Teil des Gehäuses offen ist; Bonden eines Chips auf eine Chipkontaktfläche des Leiterraumens und anschließendes Bonden von Drähten zwischen jeweiligen freiliegenden inneren Zuleitungen und einer Bondinsel des Chips; Formen einer Abdeckung an dem offenen oberen Teil des Gehäuses; und Durchführen eines Zurichtvorgangs zum Entfernen von Zuleitungs-Abstandshaltern des Leiterraumens sowie eines Formvorgangs, um äußeren Zuleitungen des Gehäuses eine gewünschte Form zu geben.

Die Erfindung wird nachstehend auch hinsichtlich weiterer Merkmale und Vorteile anhand der Beschreibung von Ausführungsbeispielen und unter Bezugnahme auf die beiliegenden Zeichnungen näher erläutert. Die Zeichnungen zeigen in:

Fig. 1a bis 1f Schritte zur Montage eines Kunststoffgehäuses gemäß dem Stand der Technik;

Fig. 1g eine perspektivansicht eines mit einem bekannten Verfahren hergestellten Kunststoffgehäuses;

Fig. 2a bis 2e Schritte zur Montage eines Mehrschicht-Keramikgehäuses gemäß dem Stand der Technik;

Fig. 2f eine Perspektivansicht eines nach dem Stand der Technik hergestellten Keramikgehäuses; und

Fig. 3a bis 3g Schritte zur Montage eines Gehäuses gemäß der Erfindung.

Die Erfindung wird nachstehend unter Bezugnahme auf die Fig. 3a – 3d erläutert, die die Herstellung von Dual-in-line-Gehäusen zeigen; selbstverständlich ist die Erfindung nicht hierauf beschränkt.

Die oben beschriebenen konventionellen Verfahren sind in der Erfindung teilweise enthalten; eine detaillierte Beschreibung dieser Verfahren im Rahmen der Erfindung entfällt der Einfachheit halber.

Zuerst wird ein geeigneter Leiterraum 21 bereitgestellt, wie Fig. 3a zeigt. Wie bereits in Verbindung mit Fig. 1b erläutert wurde, umfaßt der Leiterraum 21 eine Kontaktfläche 22, auf der ein Chip angeordnet ist, Abstandshalter 23, die zwischen benachbarten äußeren Zuleitungen 24a jeweils gleiche Abstände unterhalten und sie sicher halten, Haltestege 25 zur Halterung der

an dem Leiterraum 21 zu befestigenden Kontaktfläche 22, Arretieröffnungen 26 und innere Zuleitungen 24b.

Dann wird ein Teil von inneren Zuleitungen 24b mit Ausnahme des Teils, der später einem Drahtbondvorgang unterworfen wird, zuerst mit einer Epoxidgießmasse umgossen, wie Fig. 3b zeigt. Dabei unterhält jede innere Zuleitung 24b einen gleichmäßigen Abstand zu benachbarten inneren Zuleitungen 24b und bleibt auf gleicher Höhe, und zwar ungeachtet von externen Krafteinwirkungen. Andererseits bleibt ein nahe der Kontaktfläche 22 befindlicher Teil jeder inneren Zuleitung 24b in dem vorherigen Zustand.

Der Leiterraum 21 wird dann auf eine untere Gießformhälfte 27a, die einer gewünschten Gehäuseform angepaßt ist, aufgelegt, wie Fig. 3c zeigt. Auf den Leiterraum 21 wird die obere Gießformhälfte 27b aufgesetzt. Dann wird in einen Hohlraum zwischen der unteren und der oberen Gießformhälfte 27a und 27b Epoxidgießmasse eingespritzt, so daß ein Gehäuse 29 mit einer gewünschten Form entsteht.

Zu diesem Zeitpunkt wird der jeweilige Teil von inneren Zuleitungen 24b, der dem ersten Gießvorgang nicht unterworfen wurde und zum Anschluß an Bondinseln zum Chipbonden dient, teilweise umgossen, so daß die nicht umgossenen Teile an der Gehäuseoberfläche freiliegen.

Die freiliegenden inneren Zuleitungen haben die gleiche Funktion wie Strukturen zum Drahtbonden bei einem konventionellen Keramikgehäuse.

Dann wird ein Chip 30 in konventioneller Weise auf die Kontaktfläche 22 durch Chipbonden aufgebracht. Die an der Gehäuseoberfläche und am Chip 30 freiliegenden inneren Zuleitungen 24b werden ebenfalls in konventioneller Weise mit Drähten 32 gebondet.

Dann wird der offene obere Teil des Gehäuses mit einer Abdeckung 33 aus Glas oder Metall abgedeckt. Dann wird ein Zurichtvorgang zum Entfernen der Abstandshalter 23 durchgeführt, wie Fig. 3e zeigt, und anschließend wird ein Umformvorgang durchgeführt, um den äußeren Zuleitungen 24a eine bestimmte Form zu geben, wie Fig. 3f zeigt.

Aus der obigen Beschreibung ist ersichtlich, daß das Verfahren die folgenden Vorteile bietet:

Erstens ist die Herstellung der Gehäuse kostengünstig, da ein doppelter Spritzgießvorgang unter Anwendung einer kostengünstigen Gießmasse durchgeführt wird, wobei Gehäuse mit einem Aufbau erhalten werden, der demjenigen von teuren Keramikgehäusen entspricht.

Zweitens wird das Montageverfahren vereinfacht.

Drittens wird die Ausschußrate erheblich gesenkt, da Abstände zwischen Zuleitungen gleichmäßig erhalten bleiben, und zwar aufgrund des ersten Umgießvorgangs sowie dadurch, daß das Chipbonden und Drahtbonden nach dem Formen der Gehäuse durchgeführt werden.

Patentanspruch

Verfahren zur Montage des Gehäuses eines Halbleiter-Bauelements, **gekennzeichnet durch** die folgenden Schritte:

Erstumspritzen von inneren Zuleitungen eines vorher zur Herstellung jedes Gehäuses bereitgestellten Leiterraumens mit Ausnahme des drahtzubondenden Teils der inneren Zuleitungen, so daß diese in einem bestimmten Zustand bleiben;

Zweitumspritzen der inneren Zuleitungen unter

Anwendung einer Spritzgießform zur Bildung eines stufenförmigen Gehäuses, wobei ein Abschnitt jeder verbliebenen inneren Zuleitung an der Gehäuseoberfläche freiliegt und der obere Teil des Gehäuses offen ist;

Bonden eines Chips auf eine Kontaktfläche des Leiterraumens und anschließendes Bonden von Drähten zwischen jeweiligen freiliegenden inneren Zuleitungen und einer Bondinsel des Chips sowie Formen einer Abdeckung auf dem offenen oberen Teil des Gehäuses; und

Durchführen eines Abrichtvorgangs zum Entfernen von Zuleitungs-Abstandshaltern des Leiterraumens sowie eines Umformvorgangs, um äußeren Zuleitungen des Gehäuses eine gewünschte Form zu geben.

Hierzu 8 Seite(n) Zeichnungen

20

25

30

35

40

45

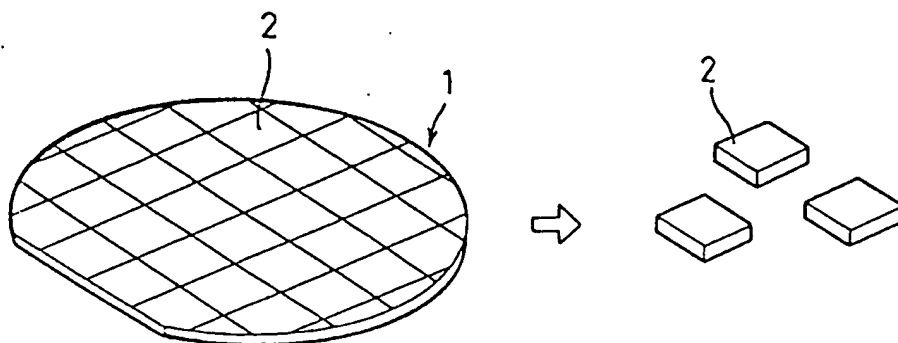
50

55

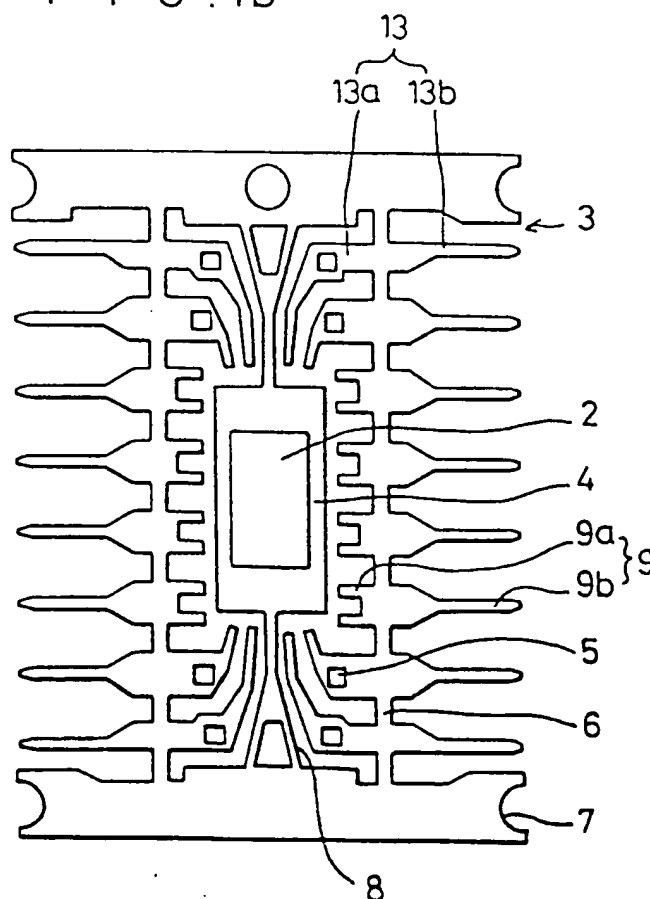
60

65

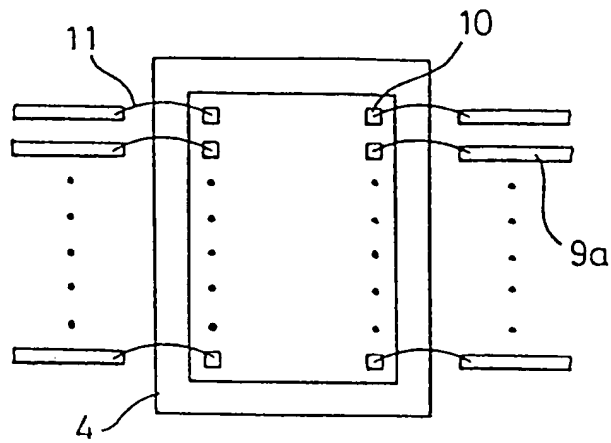
F I G . 1 a



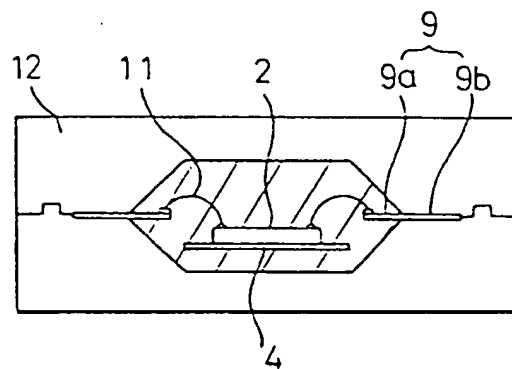
F I G . 1 b



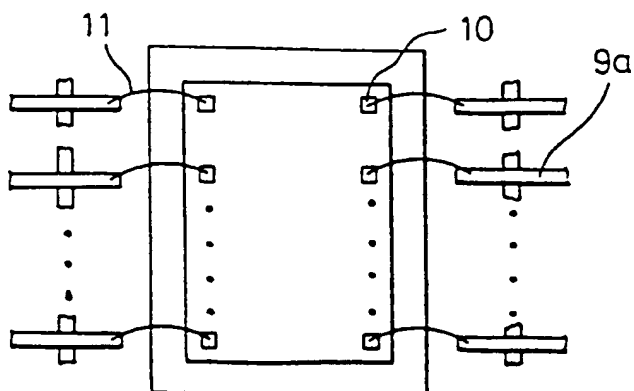
F I G . 1 c



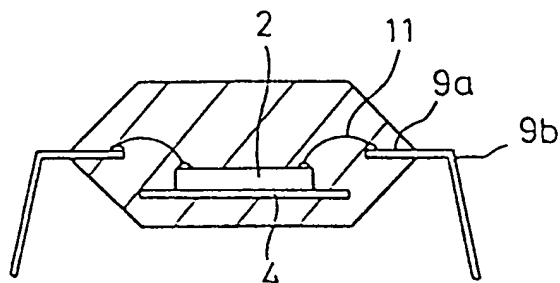
F I G . 1 d



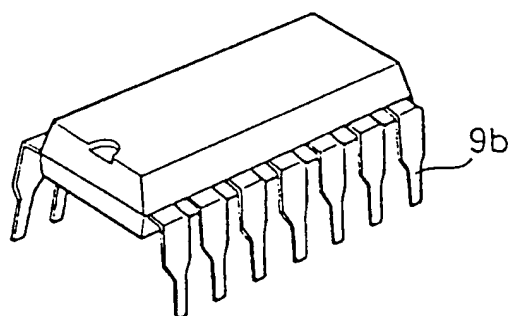
F I G . 1 e



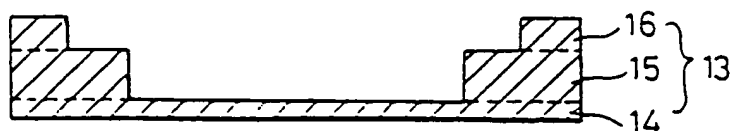
F I G .1f



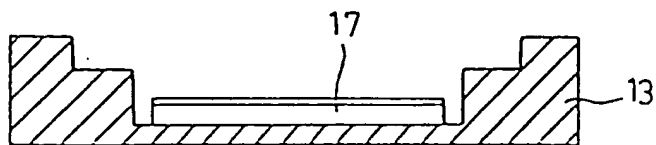
F I G .1g



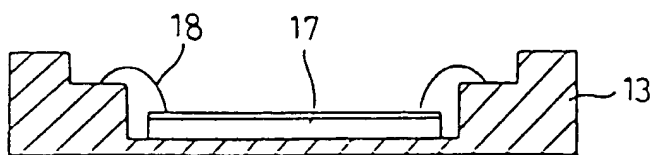
F I G .2a



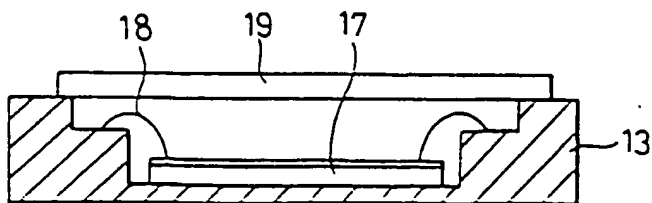
F I G . 2b



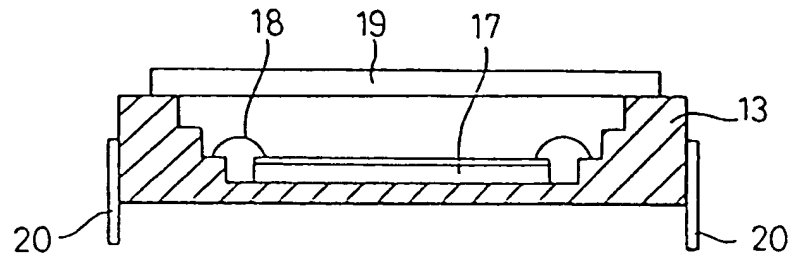
F I G . 2c



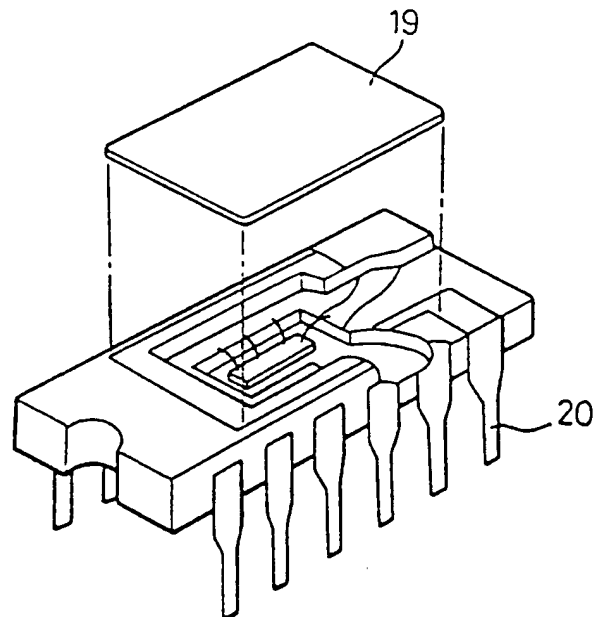
F I G . 2d



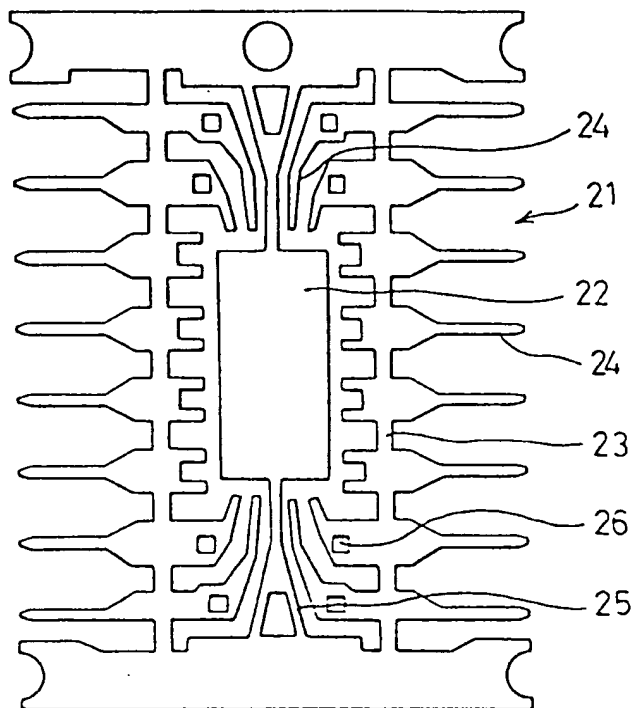
F I G . 2 e



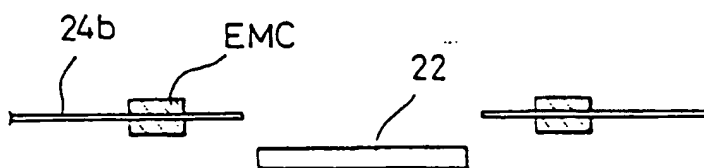
F I G . 2 f



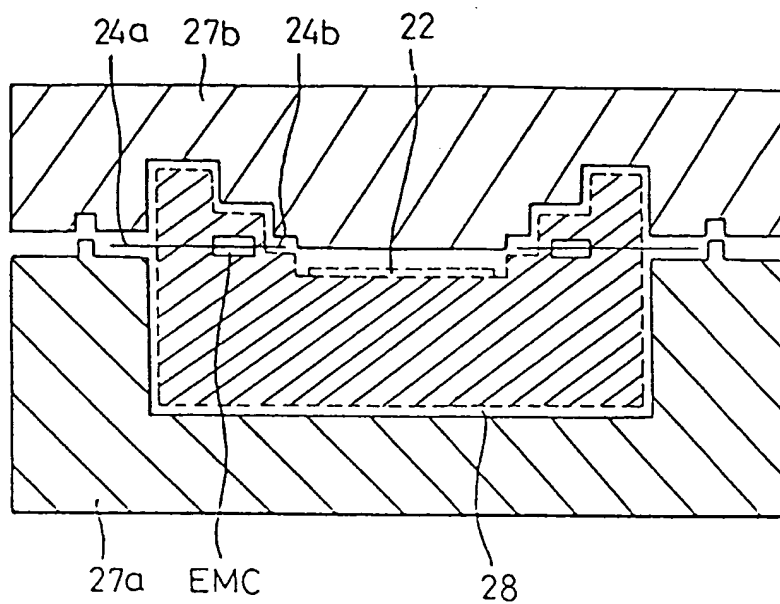
F I G . 3a



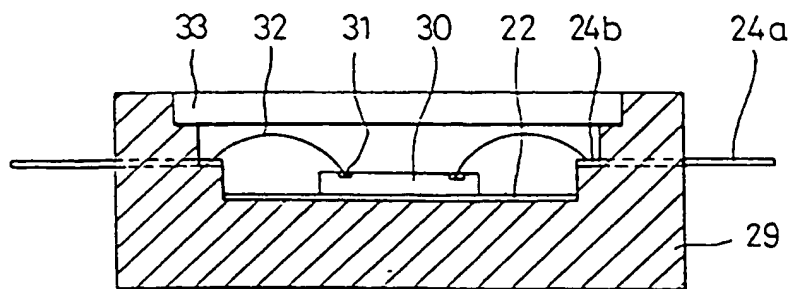
F I G . 3b



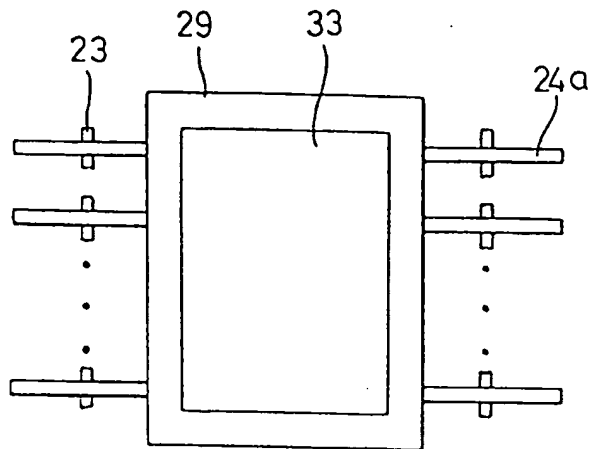
F I G . 3c



F I G . 3d



F I G . 3 e



F I G . 3 f

